



# インテル® System Studio を利用した 第4世代インテル® Core™ プロセッサの デジタル・セキュリティーと監視機能の 活用

---

インテル コーポレーション

Naveen Gv

[naveen.gv@intel.com](mailto:naveen.gv@intel.com)



この記事では、インテル® System Studio ソフトウェア開発スイートを利用して、インテル® HD グラフィックスを搭載した第 4 世代インテル® Core™ プロセッサで動作する組み込みデジタルビデオ監視システムを開発する利点を説明します。インテル® HD グラフィックスは、ビデオ管理ソフトウェアでさまざまな種類のコンピューター・ビジョン機能を開発する際に役立ちます。インテル® System Studio は、強固なデジタルビデオ監視アプリケーションの開発を支援する組み込みアプリケーション開発スイートです。

## デジタル・セキュリティと監視の概要

ビデオ監視システムは、イメージやビデオをキャプチャーし、抽出したイメージやビデオ情報を圧縮、格納して、通信ネットワーク経由で転送します。

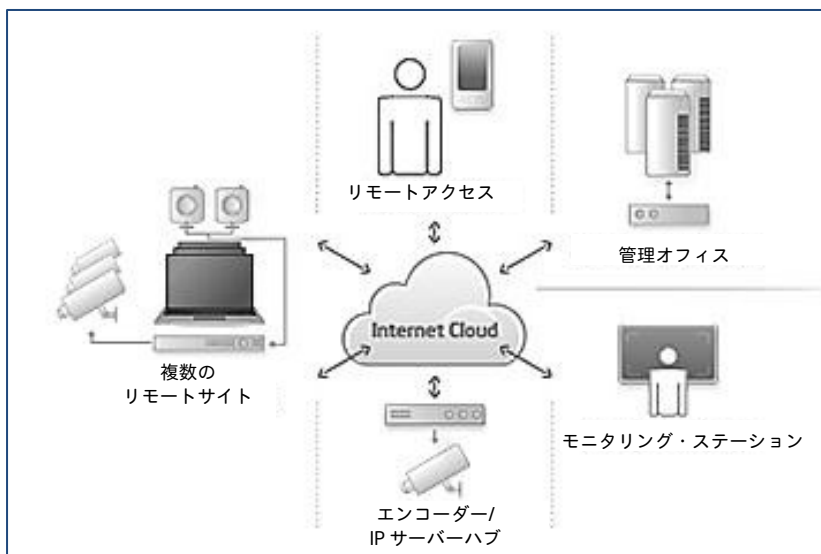


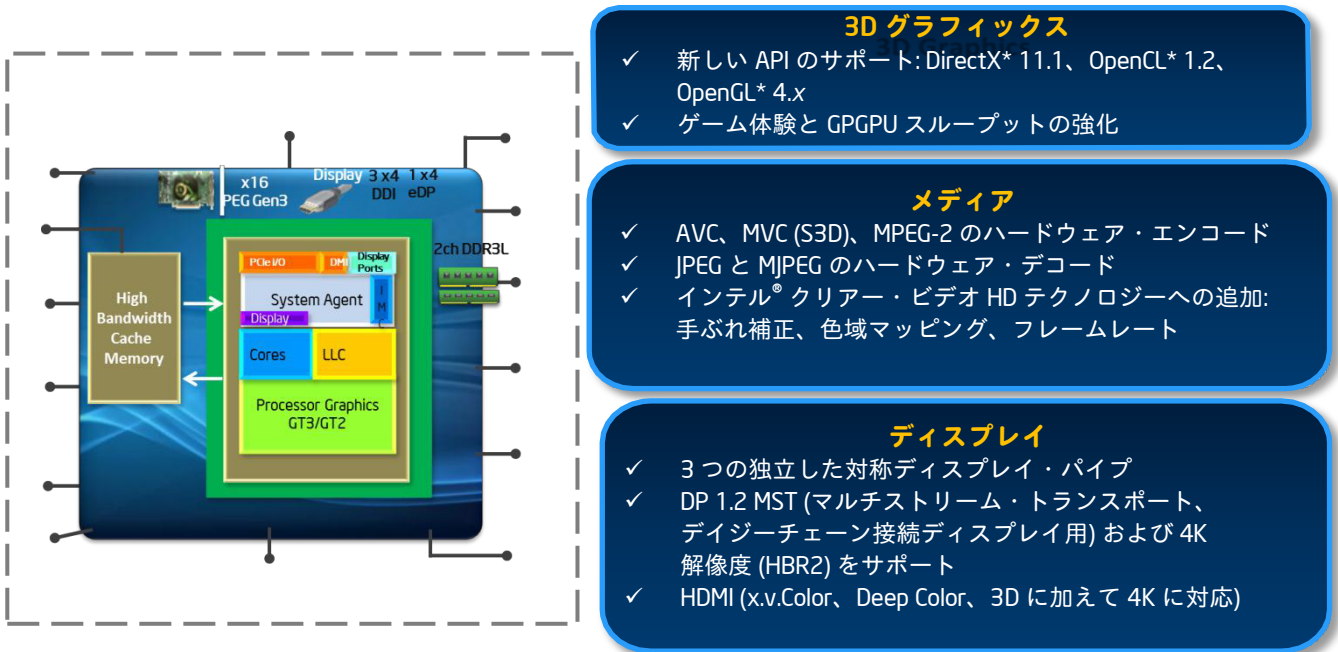
図 1 - ビデオ監視システムの概要

今日のビデオ管理ソフトウェア (VMS) は、監視ビデオの効率良いモニタリング、転送、格納を支援します。ビデオ監視ソリューションは、犯罪を抑制したり、社会および財産を保護するセキュリティ・ツールです。デジタル・セキュリティと監視 (DSS) は、以下のようなアプリケーションで使用されます。

- リアルタイム車両位置追跡
- 顧客購買動向の分析
- 防犯
- 公共施設の監視
- クラスをビデオ・ストリーミングでライブ配信する通信教育
- 病院や介護施設における患者のモニタリング

## 第 4 世代インテル® Core™ プロセッサ・ファミリーの概要

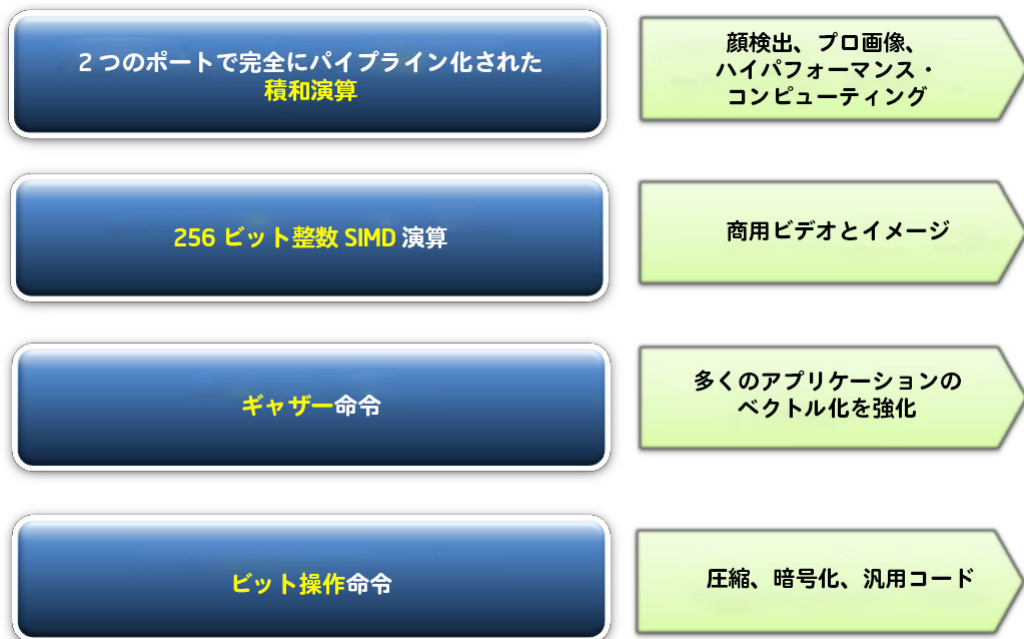
第 4 世代インテル® Core™ プロセッサ (開発コード名: Haswell) は、22nm 製造プロセス・テクノロジーをベースとしており、第 3 世代インテル® Core™ プロセッサのグラフィックスが強化されています。第 4 世代インテル® Core™ プロセッサは、システム向けの主要なビルディング・ブロックがすべて 1 つのチップに統合された、完全な SoC (System-on-Chip) です。CPU、グラフィックス、メモリ、コネクティビティを 1 つのパッケージに収めた革新的なモジュラー設計により、複数のフォームファクターで強力なプロセッサ・グラフィックス・ソリューションをパッケージ化する柔軟性を提供します。



- 3D グラフィックス**
  - ✓ 新しい API のサポート: DirectX\* 11.1、OpenCL\* 1.2、OpenGL\* 4.x
  - ✓ ゲーム体験と GPGPU スループットの強化
- メディア**
  - ✓ AVC、MVC (S3D)、MPEG-2 のハードウェア・エンコード
  - ✓ JPEG と MJPEG のハードウェア・デコード
  - ✓ インテル® クリアー・ビデオ HD テクノロジーへの追加: 手ぶれ補正、色域マッピング、フレームレート
- ディスプレイ**
  - ✓ 3 つの独立した対称ディスプレイ・パイプ
  - ✓ DP 1.2 MST (マルチストリーム・トランスポート、デージーチェーン接続ディスプレイ用) および 4K 解像度 (HBR2) をサポート
  - ✓ HDMI (x.v.Color、Deep Color、3D に加えて 4K に対応)

図 2 - 第 4 世代インテル® Core™ プロセッサ・アーキテクチャーの特長

このアーキテクチャーでは、メディア、ゲーム、データ処理、ハッシュ、暗号化、その他の幅広いアプリケーションにおいて優れたパフォーマンスを実現できるように、特別に設計された多数の新しい命令が追加されています。



新しい機能を次に示します。

- **インテル® アドバンスド・ベクトル・エクステンション 2 (インテル® AVX2)** - 整数型を 256 ビットの SIMD (Single Instruction Multiple Data) へ拡張。インテル® AVX2 の整数型は、商用のイメージ/ビデオ処理ワークロードでよく使われる映像データ処理に特に役立ちます。第 4 世代インテル® Core™ プロセッサでは、インテル® アドバンスド・ベクトル・エクステンション (インテル® AVX) の浮動小数点型とインテル® AVX2 の整数型の両方を利用できます。
- **ビット操作命令 (BMI)** - 圧縮データベース、ハッシュ、大数演算、およびさまざまな汎用コードで役立ちます。
- **浮動小数点の乗累算 (FMA)** - ピーク FLOPS を大幅に向上し、超越関数の精度をさらに高めめます。FMA は、ハイパフォーマンス・コンピューティング、プロ品質の画像、顔検出など幅広い分野で利用できます。FMA は、スカラー、128 ビット/256 ビットのパックド単精度/倍精度データ型を処理します。(これらの命令の説明は、インテル® AVX の仕様を参照してください。)
- **ギャザー命令** - 隣接しないデータ要素を利用するベクトル化されたコードに便利です。第 4 世代インテル® Core™ プロセッサのギャザー命令は、(インテル® AVX の条件付きロード/ストアと同様に) 安全性を確保するためマスクを採用しています。値の丸め操作や境界のアライメント、または条件付き操作の実行に適しています。
- **あらゆる方向の並べ替え** - シャッフル操作に便利です。第 4 世代インテル® Core™ プロセッサでは、DWORD と QWORD がサポートされ、256 ビットのレジスター全体にわたって並べ替えを行うことができます。
- **ベクトル-ベクトルシフト** - 新しいベクトルのシフト操作が追加されました。シフト量はベクトルによって制御されます。これは、要素ごとにシフト量が異なるベクトル化されたループで重要です。

これらの命令の詳細は、『[Intel® 64 and IA-32 Architectures Software Developer's Manual](#)』(英語) および『[Intel® Advanced Vector Extensions Programming Reference Manual](#)』(英語) を参照してください。

## インテル® System Studio の概要

インテル® System Studio は、次世代の優れた電力効率、ハイパフォーマンス、信頼性を達成するための高度なシステムツールとテクノロジーを組み込み/モバイル機器の開発者に提供する、包括的な統合ツールスイートです。

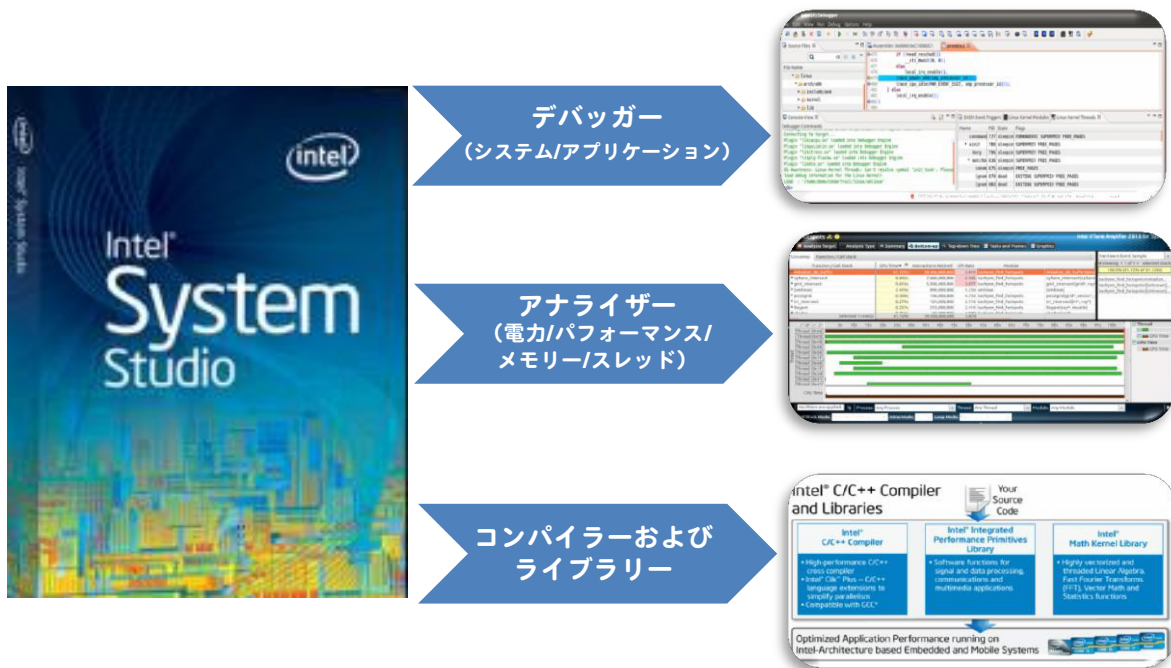


図 4 – インテル® System Studio の概要

インテル® System Studio には以下のコンポーネントが含まれています。

- **インテル® VTune™ Amplifier for Systems:** 電力/パフォーマンスのプロファイルおよびチューニング用の高度な CPU/SoC (system-on-chip) 解析ツール
- **インテル® Inspector for Systems:** 発見が困難なメモリーエラーやスレッドエラーを特定するダイナミック/スタティック・アナライザ
- **インテル® C++ コンパイラ:** パフォーマンスを最適化するインテル® Cilk™ Plus 並列モデルが含まれた最先端の C/C++ クロスコンパイラ
- **インテル® インテグレートッド・パフォーマンス・プリミティブ (インテル® IPP):** データ処理、マルチメディア、信号処理向けのハイパフォーマンスなソフトウェア・ビルディング・ブロックによる広範囲なライブラリー
- **インテル® マス・カーネル・ライブラリー (インテル® MKL):** 高度に最適化された線形代数、高速フーリエ変換 (FFT)、ベクトル・マス・ライブラリー、統計関数
- **GDB デバッガ:** システムの安定性を向上し、アプリケーション・レベルの命令トレースとデータトレース条件を検出して、不具合を素早く解析するアプリケーション・デバッガ
- **インテル® JTAG デバッガ:** 低オーバーヘッドのイベントトレース、ログ収集、そして UEFI ファームウェア、ブートローダー、OS カーネル、ドライバーのソースレベルのデバッグを行う SoC 向けシステムデバッガ

## ビデオ監視アプリケーションにインテル® Core™ プロセッサとインテル® System Studio を使用する

ビデオ監視アプリケーションに最新のインテル® アーキテクチャー・プロセッサとインテル® System Studio を使用するメリットを次にリストします。

- **移植性:** インテル® アーキテクチャー上でインテル® System Studio を使用して開発するビデオ監視アプリケーションは、ビッグコア (インテル® Xeon® プロセッサ) からスモールコア (インテル® Atom™ プロセッサ) まで、異なるハードウェア・プラットフォームへ容易に移植できます。
- **最適化:** インテル® System Studio のパフォーマンス・ライブラリーは、さまざまな SIMD 命令セット向けに最適化されています。自動「ディスパッチ」は、実行しているプロセッサで利用可能な SIMD 命令を判定して、そのプロセッサに最適な SIMD 命令を選択します。
- **スケーラビリティ:** 解析ツールは、マルチコアシステムでパフォーマンスを改善し、より多くのコアを搭載するシステムでスケーラビリティを高めめます。
- **信頼性:** インテル® System Studio のダイナミックおよびスタティック解析ツールは、監視アプリケーションの信頼性を向上させます。
- **セキュリティ:** 第 4 世代インテル® Core™ プロセッサは、インテルの AES (Advanced Encryption Standard) のパフォーマンス特性を向上させます。CBC (Cipher Block Chaining、暗号ブロック連鎖) と GCM (Galois Counter Mode、ガロア・カウンター・モード) の 2 つのモードにより、最新のアーキテクチャーで優れたパフォーマンスを発揮します。インテル® IPP ライブラリーには、AES-NI 規格をサポートする関数も含まれています。

### インテル® IPP によるビデオ/オーディオ・トランスコーダー

ビデオ監視システムの基本ブロックは以下のとおりです。

- カメラ (ビデオ/オーディオデータをキャプチャー)
- ビデオ/オーディオレコーダー/データ格納デバイス (エンコーダーを含む)
- インターネット経由のネットワーク転送
- ビデオ/オーディオデコーダー (解析を含む)
- ビデオ管理ソフトウェア (VMS)



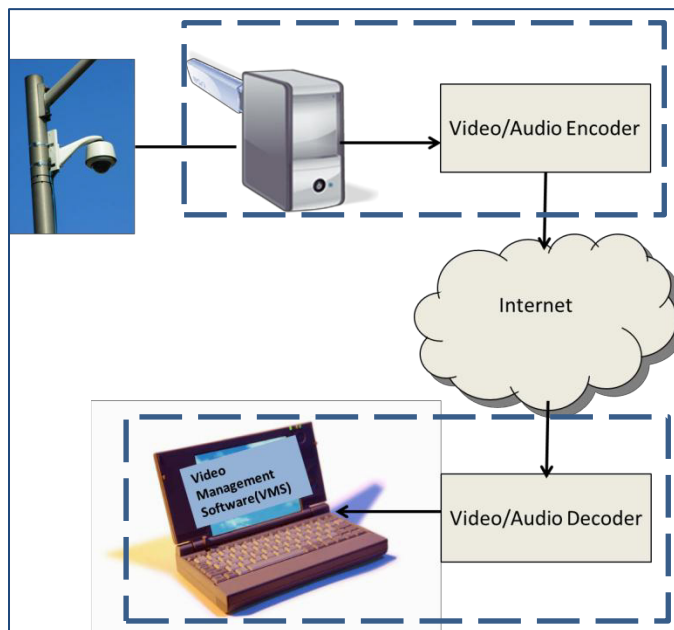


図 5 - ビデオ監視ソフトウェアの基本ブロック

インテル® インテグレートド・パフォーマンス・プリミティブ (インテル® IPP) のソフトウェア・ビルディング・ブロックは、第 4 世代インテル® Core™ プロセッサ・プラットフォームのインテル® アドバンスド・ベクトル・エクステンション 2 (インテル® AVX2) のような最新の命令セットを使用して高度に最適化されています。インテル® IPP ライブラリーのインテル® AVX2 最適化は、「手動最適化」関数と「コンパイラ・チューニング」関数から構成され、コードはインテル® AVX2 命令セット向けに直接最適化されています。第 4 世代インテル® Core™ プロセッサ向けの手動最適化関数のリストは、「[インテル® IPP におけるインテル® AVX2 向け最適化](#)」を参照してください。

例えば、`ipplnit()` は、ライブラリーにビルトインされた命令セットの「ディスパッチャー」で、インテル® IPP ライブラリーで最も優れた機能の 1 つです。このディスパッチャーは、実行時に、固有のプロセッサ・タイプと命令セットに対応した最適なバージョンのインテル® IPP 関数を自動的に実行します。現在動作しているプロセッサに最も適したスタティックまたはダイナミック・ライブラリーを自動的に初期化するには、`ipplnit()` 関数を呼び出す必要があります。

## トランスコーダー

トランスコーダーは、デジタル・メディア・アプリケーション向けに設計されたインテル® IPP 関数のサブセットで、MPEG-1、MPEG-2、MPEG-4、DV、H.261、H.263、H.264、AVS、および VC-1 規格によるビデオデータのエンコード/デコード用の関数が含まれています。これらの関数には便利なインターフェイスが用意されており、パイプラインのエンコードとデコードに適切なソリューションを提供します。インテル® IPP のほかの関数と同様に、ハイパフォーマンスなクロスプラットフォーム・コードの開発に利用できます。

ビデオ監視業界では、H.264 が最も一般的なコーデックで、低帯域で高いフレームレートと高解像度が求められるアプリケーションで広く使用されています。

次の図は、H.264 エンコーダー/デコーダーの基本ブロックを示したものです。

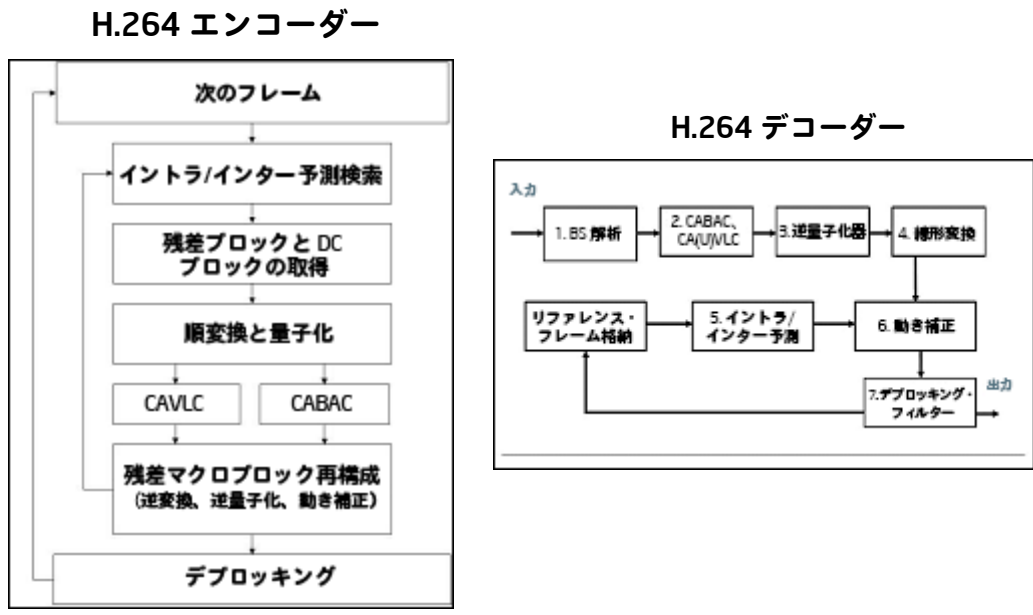


図 6 - H.264 トランスコーダーの基本ブロック

インテル® IPP は、多数の H.264 デコーダー関数を実装します。

インテル® IPP 関数	説明
<a href="#">ippiQuantLuma8x8_H264_16s_C1</a>	8x8 変換の正規化を含む 8x8 ルマブロック係数の量子化を行います。
<a href="#">ippiQuantLuma8x8Inv_H264_16s_C1I</a>	後続の逆 8x8 変換の正規化を含む 8x8 ルマブロック係数の逆量子化を行います。
<a href="#">ippiDecodeCAVLCCoeffs_H264_1u16s</a>	CAVLC で符号化された非クロマ DC 係数をデコードします。
<a href="#">ippiDecodeCAVLCCoeffsIdxs_H264_1u16s</a>	CAVLC で符号化された係数をデコードします。
<a href="#">ippiTransformDequantLumaDC_H264_16s_C1I</a>	4x4 ルマ DC 係数の整数逆変換および逆量子化を行います。
<a href="#">ippiTransformDequantChromaDC_H264_16s_C1I</a>	4x4 クロマ DC 係数の整数逆変換および逆量子化を行います。
<a href="#">ippiPredictIntra_4x4_H264_8u_C1IR</a>	4x4 ルマ・コンポーネントのイントラ予測を行います。
<a href="#">ippiPredictIntra_16x16_H264_8u_C1IR</a>	16x16 ルマ・コンポーネントのイントラ予測を行います。
<a href="#">ippiMBReconstructHigh_32s16u</a>	マクロブロック再構成
<a href="#">ippiFilterDeblock_16u</a>	デブロッキング・フィルター



H.264 エンコーダーは、H.264 デコーダー関数を使用して、インター/イントラ予測ブロック、マクロブロック再構成、デブロッキング・フィルタを計算します。順変換と量子化、および CAVLC 符号化は、エンコーダー関数により行われます。

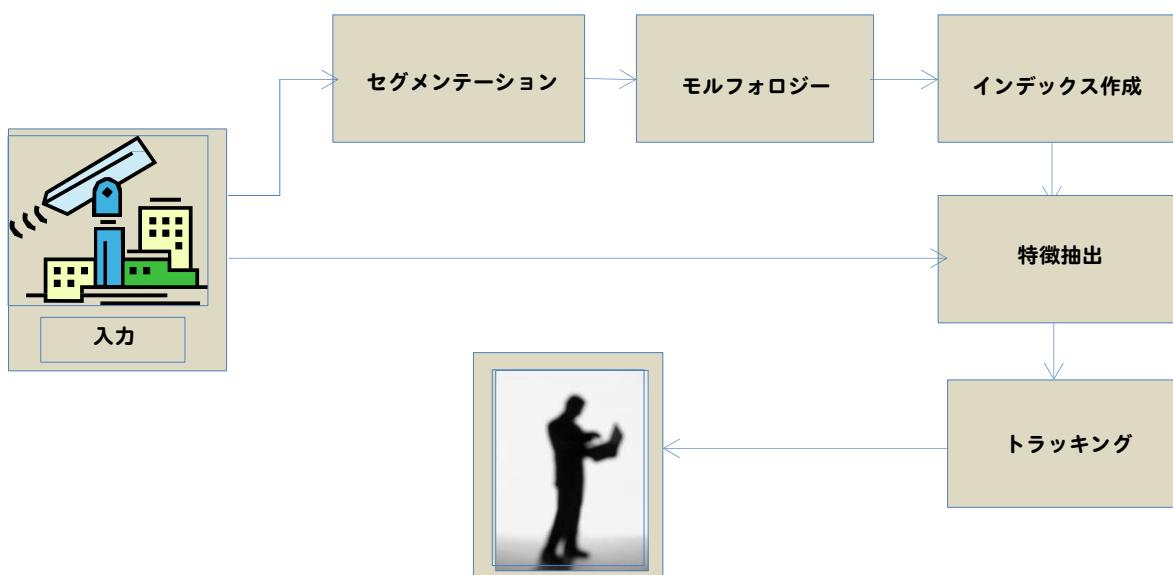
これらの関数の詳細は、『Intel® IPP Architecture Reference Manual Volume-2』(英語) を参照してください。第 4 世代インテル® Core™ プロセッサ (開発コード名: Haswell) 用に最適化されているインテル® IPP 関数のリストは、<http://www.isus.jp/article/library-special/haswell-support-in-intel-ipp> を参照してください。

## データ転送

MIMO (Multiple-Input Multiple-Output) は、無線通信用のトランシーバー機器に使用される、スマート・アンテナ・テクノロジーです。MIMO は、複数のアンテナを使用して複数の並列信号を送信します。インテル® System Studio は、LTE (Long Term Evolution: ロング・ターム・エボリューション) ワイヤレス送信で MIMO アルゴリズムをサポートしています。このアルゴリズムは、受信 (RX) 信号を受け取り、MMSE (Minimum Mean Square Error, 最小平均二乗誤差) が達成されるように推定送信 (TX) 信号を返します。ビデオ監視アプリケーションで LTE MIMO を使用する利点として、データレートと効率の向上、入力カメラ数の増加が挙げられます。

## ビデオ管理ソフトウェア

第 4 世代インテル® Core™ プロセッサとインテル® System Studio を高度に最適化されたビデオ管理ソフトウェア (VMS) へ統合することで、大きなメリットが得られます。マルチスレッディングやマルチプロセッシングのようなプロセッサの機能を、最先端のビデオ管理ソフトウェアで提供される高度なビデオ圧縮と組み合わせることにより、処理時間の短縮、プロセッサ・リソースの最適化、格納スペースの節約のような利点が得られます。



この図は、ビデオ管理ソフトウェアの一般的な機能を示しています。Intel® IPP 関数を使用して、これらの機能を拡張できます。

Intel® IPP のセグメンテーション関数は、実際のオブジェクトと一致するイメージの部分を抽出できます。watershed および gradient セグメンテーション関数は、独特な領域にイメージを分割する領域ベースの手法です。バックグラウンド/フォアグラウンド・セグメンテーション関数は、動いているオブジェクトと変化しない背景を識別します。次のセグメンテーション関数があります。

- `ippiLabelMarkers` - 異なる値でイメージのマーカーにラベルを付けます。
- `ippiSegmentWatershed` - マーカーを使用して Watershed イメージ・セグメンテーションを行います。

Intel® IPP は、イメージでモルフォロジー操作を行う次のイメージ処理関数を実装します。

- `MorphologyInit` - エロージョンやダイレーション操作のモルフォロジー・ステート構造を初期化します。
- `MorphologyGetSize` - エロージョンやダイレーション操作のモルフォロジー・ステート構造のサイズを計算します。

オブジェクト検出器は Haar 分類器をベースにしています。各分類器は、Haar 機能を用いてイメージの領域が予測したイメージのように見えるかどうかを判断します。次の Intel® IPP 関数を使用して、オブジェクト検出器に Haar 機能を実装できます。

- `HaarClassifierInitAlloc` - 標準 Haar 分類器用にメモリーを割り当てて構造を初期化します。
- `ApplyHaarClassifier` - イメージに Haar 分類器を適用します。

モーション検出はビデオ監視アプリケーションで重要な役割を果たします。Intel® IPP のモーション推定実装は次の計算に使用できます。

- 残差ブロック (ソースブロックと予測ブロックの差)
- 残差ブロックのいくつかの特性
- ブロックのいくつかの特性。これらの特性はブロックの比較に使用できます。

## Intel® C++ コンパイラーによるトランスコーダーとビデオ管理の最適化ソフトウェア

Intel® System Studio スイートに含まれる Intel® C++ コンパイラーは、Intel® アーキテクチャーおよび互換のプロセッサ・テクノロジー向けに高度に最適化されたコンパイラーであり、特定の機能をサポートするプロセッサ向けのコードを生成できます。Intel® コンパイラーでコードをコンパイルするときに使用できる 3 種類のプロセッサ固有の最適化オプションは、`march`、`x`、`ax` オプションです。次の表は、Intel® AVX2 命令に対応するプロセッサ向けのコード生成オプションを示しています。

オプション	説明
<p><b>-march=core-avx2</b>  (Linux*)</p>	<p>インテル® アドバンスド・ベクトル・エクステンション 2 (インテル® AVX2)、インテル® AVX、SSE4.2、SSE4.1、SSE3、SSE2、SSE、および SSSE3 命令に対応するプロセッサ向けのコードを生成します。生成された実行ファイルは、命令セットに対応する指定された (またはそれ以降の) インテル® プロセッサ、および互換性のあるインテル以外のプロセッサで実行できます。</p>
<p><b>-xCORE-AVX2</b>  (Linux*)</p>	<p>プロセッサ固有の最適化を行います。生成された実行ファイルは、インテル® ストリーミング SIMD 拡張命令セットおよびインテル® アドバンスド・ベクトル・エクステンション (インテル® AVX) 命令セットの固有バージョンを使用するため、指定された (またはそれ以降の) インテル® プロセッサでのみ実行できます。このオプションを使用すると、-march=core-avx2 オプションでは有効にならないいくつかの最適化が有効になります。</p>
<p><b>-axCORE-AVX2</b>  (Linux*)</p>	<p>パフォーマンス上の利点がある場合、インテル® プロセッサ向けに機能固有の自動ディスパッチ・コードを生成します。プロセッサ・ディスパッチ・テクノロジーは、実行時にチェックを行い、アプリケーションが動作しているプロセッサを判断して、そのプロセッサに最も適したコードパスを使用します。互換性のあるインテル以外のプロセッサでは、デフォルトの最適化コードパスを使用します。</p>

## インテル® Vtune™ Amplifier によるパフォーマンス解析

インテル® System Studio スイートに含まれるインテル® Vtune™ Amplifier は、コードのパフォーマンス・ボトルネックを特定するのに役立ちます。アルゴリズムやアーキテクチャーのボトルネックを検出することができます。インテル® System Studio は、第 4 世代インテル® Core™ プロセッサ・アーキテクチャーを含む、さまざまなインテル® アーキテクチャーでサポートされています。

第 4 世代インテル® Core™ プロセッサ・ファミリーで動作するソフトウェアのパフォーマンス問題の識別については、「[Using Intel® VTune™ Amplifier XE to Tune Software on the 4th Generation Intel® Core™ Processor Family](#)」(英語) を参照してください。

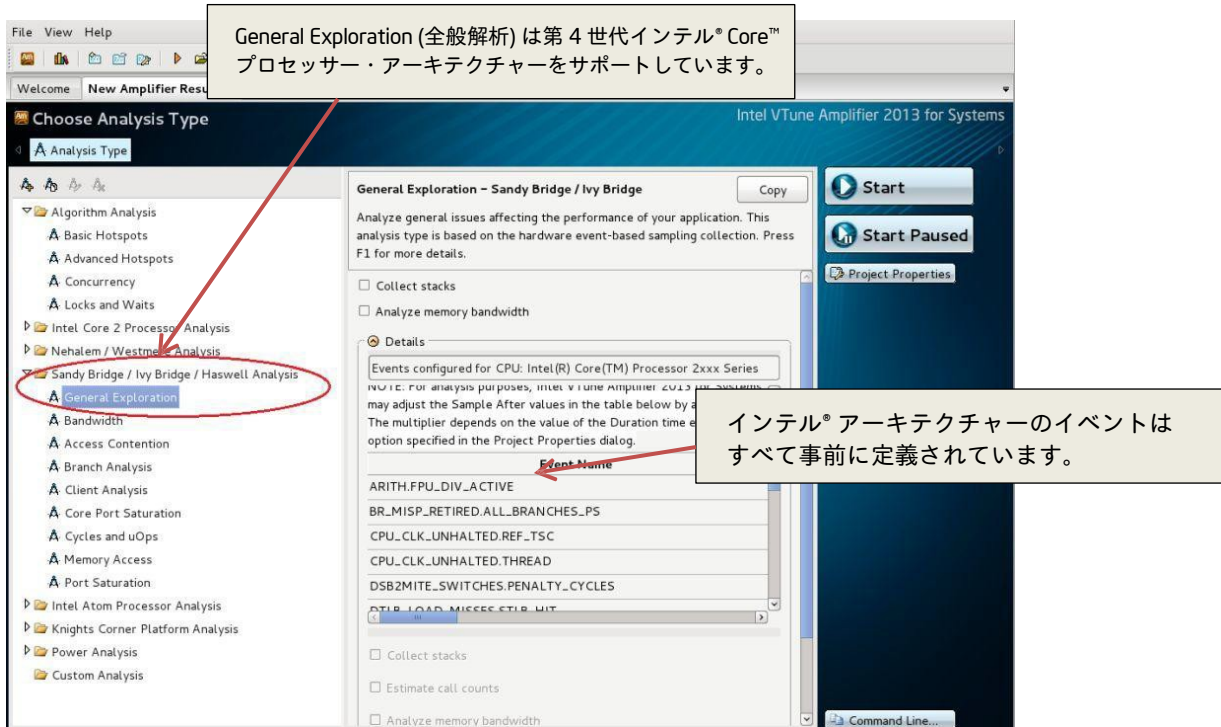


図 8 - インテル® Vtune™ Amplifier によるアプリケーション解析

## 参考文献:

- Intel® Embedded Design Centre: Digital Security Surveillance - [www.intel.com/info/dss](http://www.intel.com/info/dss) (英語)
- Building Digital Security & Surveillance (DSS) Systems Based on Intel Technology (End to end guide) - <http://www.intel.in/content/dam/www/public/us/en/documents/presentation/dss-systems-intel-technology-guide.pdf> (英語)
- Haswell New Instruction Descriptions Now Available - <http://software.intel.com/en-us/blogs/2011/06/13/haswell-new-instruction-descriptions-now-available> (英語)
- インテル® IPP におけるインテル® AVX2 向け最適化 - <http://www.isus.jp/article/library-special/haswell-support-in-intel-ipp>
- インテル® MKL におけるインテル® AVX2 向け最適化 - <http://www.isus.jp/article/library-special/intel-mkl-support-for-intel-avx2>
- Haswell Cryptographic Performance (ホワイトペーパー) <http://www.intel.in/content/www/in/en/communications/haswell-cryptographic-performance-paper.html?wapkw=haswell> (英語)

### 最適化に関する注意事項

改訂 #20110804

インテル® コンパイラーは、互換マイクロプロセッサ向けには、インテル製マイクロプロセッサ向けと同等レベルの最適化が行われない可能性があります。これには、インテル® ストリーミング SIMD 拡張命令 2 (インテル® SSE2)、インテル® ストリーミング SIMD 拡張命令 3 (インテル® SSE3)、ストリーミング SIMD 拡張命令 3 補足命令 (SSSE3) 命令セットに関連する最適化およびその他の最適化が含まれます。インテルでは、インテル製ではないマイクロプロセッサに対して、最適化の提供、機能、効果を保証していません。本製品のマイクロプロセッサ固有の最適化は、インテル製マイクロプロセッサでの使用を目的としています。インテル® マイクロアーキテクチャーに非固有の特定の最適化は、インテル製マイクロプロセッサ向けに予約されています。この注意事項で対象としている特定の命令セットに関する詳細は、該当製品のユーザーズガイドまたはリファレンス・ガイドを参照してください。

© 2014 Intel Corporation. 無断での引用、転載を禁じます。

Intel、インテル、Intel ロゴ、Intel Atom、Intel Core、Xeon、Cilk、Vtune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。

\* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。