

インテル® Xeon® スケーラブル・ プロセッサ上の並列 CFD と HiFUN ソルバー

高速な数値シミュレーション向けに HPC プラットフォームの性能を最大化

S&I Engineering Solutions Pvt. Ltd. 研究分析チーム
Rama Kishan Malladi テクニカル・マーケティング・エンジニア
S.V. Vinutha テクニカル・マーケティング・エンジニア
Austin Cherian アカウント・エグゼクティブ

計算流体力学 (CFD) は、高速なコンピューターを利用して、流体制御方程式の数値解を求める科学の一分野です。CFD の解は大量のデータを基に計算されるため、今日のハイパフォーマンス・コンピューティング (HPC) ハードウェア・プラットフォームを最大限に活用することが不可欠です。

CFD は、流体の質量、運動量、エネルギー保存を表す非線形偏微分方程式の**ナビエ - ストークス方程式**を使用します。CFD において離散化は、ナビエ - ストークス方程式を一連の代数方程式に変換する手法です。

産業応用に関連する形状の複雑さと複雑な流体物理特性により、代数系のサイズはさまざまで、通常、数百万から数十億を超える式になります。つまり、設計サイクルに影響を及ぼすのに十分な短い期間内に設計データを取得するには、現実的な数値シミュレーションを大規模な HPC プラットフォームで実行する必要があります。

この記事では、超並列スーパーコンピューティング・プラットフォームのアーキテクチャーを最大限に活用できる CFD アプリケーションの例として **S&I Engineering Solutions (SandI) Pvt. Ltd.** (英語) の独自ソフトウェアである **HiFUN** (英語) ソルバーを検証します。^{1,2}

スケーラブルなパフォーマンスの達成

HPC アプリケーションのパフォーマンスに影響する要因は 3 つあります。

1. 単一プロセスのパフォーマンス
2. ロードバランス
3. アルゴリズムのスケーラビリティ³

ロードバランスを達成するには、各プロセッサ・コアに割り当てられる計算作業がほぼ同じになるように、離散化された計算ドメイン (ワークロード、グリッド、またはメッシュとも呼ばれる) を分割すべきです。しかし、ロードバランスのために、分散プロセッサ間で過度なデータ通信を行うべきではありません。この 2 つの要件はしばしば競合するため、両者のバランスをとる必要があります。METIS を使用するドメイン分割は²、CFD シミュレーションでロードバランスを達成する一般的な方法です。アルゴリズムのスケーリングは、並列アプリケーションにおける別の重要なパフォーマンス要因です。² 理想的には、並列ソルバーのパフォーマンスは、プロセッサ数の増加に伴って低下すべきではありません。

HiFUN ソルバーのような CFD アプリケーションの並列パフォーマンスを制限する 3 つ目の要因は、高速なプロセッサと低速なメモリアクセスのギャップです。これは、単一プロセスのパフォーマンスの低下につながります。この問題に対応するため、多くのコンピューターはメモリー階層を採用しており、すぐに計算で必要となる少量のデータは、キャッシュと呼ばれる高速にアクセスできるメモリーに保持されます。つまり、キャッシュにあるデータを最大限活用することが重要です。そのためには、グリッドデータの空間的局所性を保証する適切なデータレイアウトが必要です。単一プロセスのパフォーマンスの問題は、**カットヒル・マキー法**のような順序付けアルゴリズムを使用してアプリケーション・レベルである程度対応できますが、CFD ソルバーに含まれる計算操作のさまざまな性質を考慮すると、プロセスのパフォーマンスを最大限に引き出すことは面倒な作業です。これに関連して、インテル® プロセッサ・テクノロジーの進化は、CFD アプリケーションの単一プロセスのパフォーマンスの大幅な向上をもたらしています。最新世代の**インテル® Xeon® プロセッサ**は、大容量キャッシュ、プロセッサとメモリー間のデータチャンネル数増加による高メモリー帯域幅、メモリー速度の向上を提供します。CFD アプリケーションでは、単一プロセスのパフォーマンスの向上により、当然ながら、シングルノードのパフォーマンスも向上します。

プロセッサ・テクノロジーの進化がどのようにしてソフトウェア・パフォーマンスの向上をもたらすのかを検証するため、[インテル® Xeon® スケーラブル・プロセッサ](#)上で HiFUN のシングルノードとマルチノードのパフォーマンスを評価し、前世代のプロセッサと比較しました。

HiFUN CFD ソルバー

HiFUN は、ロバストかつ高速で正確な最先端の汎用 CFD ソルバーで、魅力的なターンアラウンド・タイムで空力設計データを提供します。典型的な産業環境において、複雑な形状と複雑な流体物理特性を処理する能力により、有用性を発揮します。任意の多面体の体積を処理可能な非構造化データを使用することで、HiFUN は複雑な形状を比較的容易にシミュレーションできます。さらに、行列を使用しない暗黙のプロシージャの使用は、定常状態への迅速な収束をもたらす、ソルバーを効率良くロバストにします。

HiFUN の正確さは、[AIAA Drag Prediction Workshop](#) (英語) や [AIAA High Lift Prediction Workshop](#) (英語) など、さまざまな国際的 CFD コード評価で十分に実証されています。HiFUN は、低亜音速から極超音速まで、広範な流れ問題のシミュレーションでの使用実績があります。

並列パフォーマンスの評価

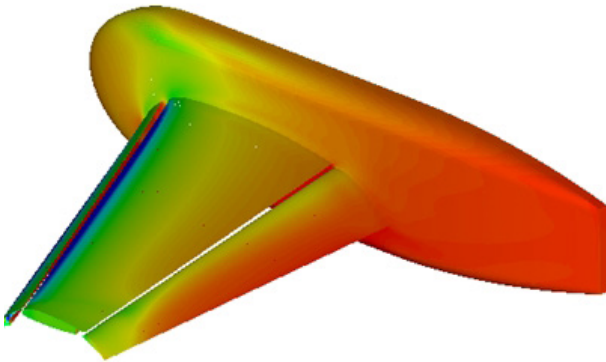
HiFUN ソルバーの並列パフォーマンスを評価するには、次のメトリックを考慮する必要があります。

1. **理想的なスピードアップ**: 特定の実行で使用されたコア数と参照コア数の比率 (評価では最小コア数を使用)
2. **実際のスピードアップ**: 指定した計算で参照コア数が使用された場合の反復ごとの時間と指定したコア数が使用された場合の反復ごとの時間の比率
3. **並列処理の効率**: 実際のスピードアップと理想的なスピードアップの比率
4. **マシン・パフォーマンス・パラメーター (MPP)**: 100 反復あたりの時間にスケラビリティ実行で使用されたコア数を掛けた積とグリッドサイズ (100 万単位) の比率

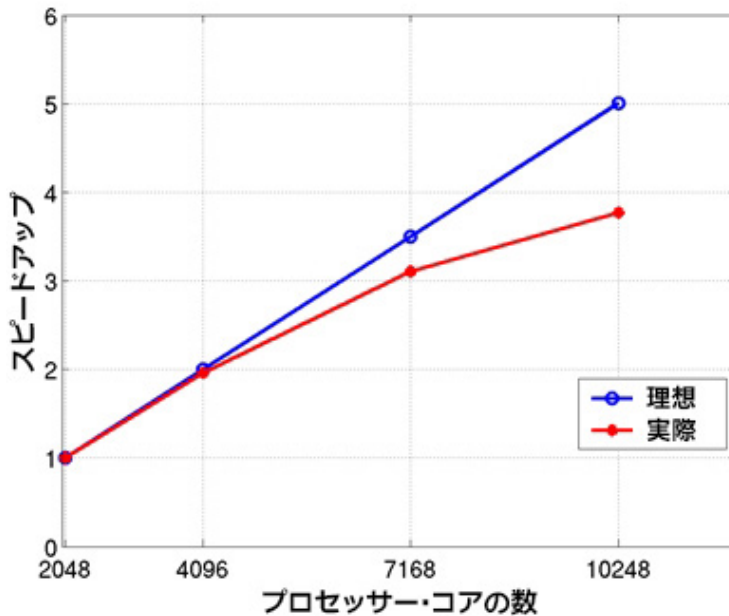
最初の 3 つのパラメーターは、並列コンピューティングの文献でよく見かけます。4 つ目のパラメーターの MPP は、特定の CFD アプリケーションを異なるコンピューティング・プラットフォームで評価する方法を提供します。¹ MPP 値が小さいコンピューティング・プラットフォームは、ほかのプラットフォームよりも優れたコンピューティング・パフォーマンスをもたらすと予想されます。

HiFUN ソルバーの重要な強みは、数千のプロセッサ・コアにスケールできることです。これは、HiFUN が [NASA の Pleiades スーパーコンピューター](#) (英語) 上の 10,000 を超えるインテル® Xeon® プロセッサ・コアにスケールできることを示した [Sandi とインテルの共同研究](#) (英語) で実証されています。評価には、NASA の Trap Wing が使用されました (**図 1**)。 **図 2** と **図 3** は、それぞれ 6350 万のグリッドを使用した場合

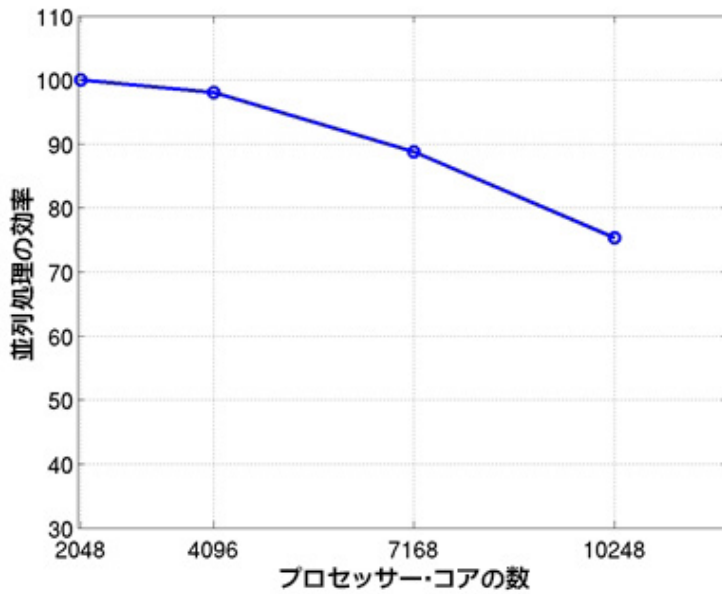
のスピードアップと並列処理の効率を示すグラフです。図 2 から、HiFUN は 4,096 プロセッサ・コアで理想に近いスピードアップを示していることが分かります。また、Pleiades 上の 7,168 プロセッサ・コアでは、HiFUN の並列処理の効率は約 88% に達します。さらに、約 6,350 万のグリッドが控えめな大きさになる 10,248 プロセッサ・コアの場合でも HiFUN の並列処理の効率は約 75% と比較的良好です。この HiFUN のスケーラブルな並列パフォーマンスは、問題サイズに依存しないターンアラウンド・タイムが期待できることを示しているため、デザイナーにとって利点と言えます。



1 NASA Trap Wing の表面圧力分布図

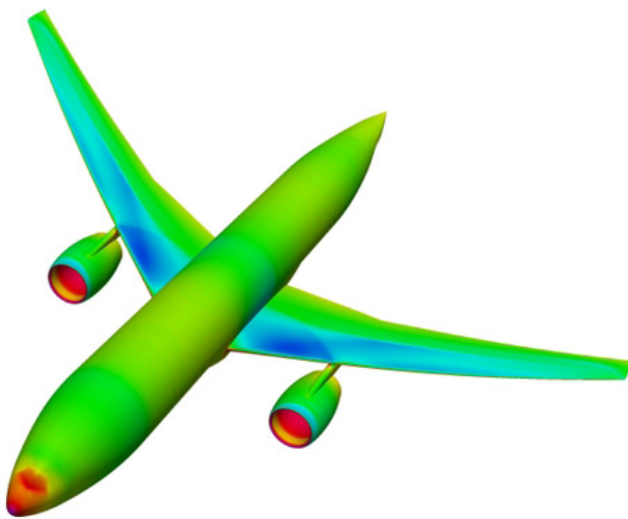


2 スピードアップ・グラフ



3 並列処理の効率グラフ

評価は、第 6 回 AIAA Drag Prediction Workshop で使用された NASA Common Research Model (CRM) で行われました。図 4 に示すように、翼、機体、エンジン保護カバーおよびその支柱を備えた輸送機を表します。空力平均翼弦に基づく自由流マッハ数、迎え角、およびレイノルズ数は、それぞれ 0.85、約 2.6°、500 万です。解析のワークロードは、約 510 万 の六面体です。計算された NASA CRM の表面圧力分布を図 4 に示します。



4 NASA CRM の表面圧力分布図

この評価では、HiFUN ソルバーのシングルノード・パフォーマンスの比較に、次の 2 つの世代の Intel® Xeon® プロセッサーを使用しました (表 1)。

1. Intel® Xeon® プロセッサー E5-2697 v4 (以降「Intel® Xeon® プロセッサー」と呼びます)
2. Intel® Xeon® Gold 6148 プロセッサー (以降「Intel® Xeon® スケーラブル・プロセッサー」と呼びます)

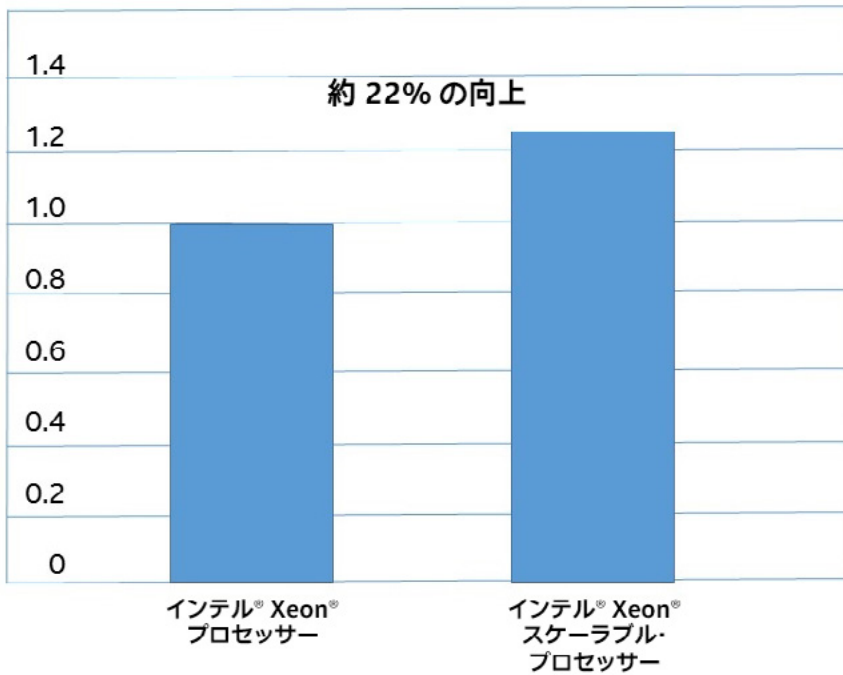
Intel® Xeon® スケーラブル・プロセッサーは 20 コアで、Intel® Xeon® プロセッサーは 18 コアです。両方のプロセッサーの各プロセッサー・コアのクロック周波数はほぼ同じであるため、コア数の違いのみを考慮して線形スケーラビリティを仮定すると、11% のパフォーマンス向上が期待できます。しかし、図 5 に示すように、HiFUN ソルバーは Intel® Xeon® スケーラブル・プロセッサーにおいて、Intel® Xeon® プロセッサーと比較して約 22% のパフォーマンス向上を達成しています。これは、次の要因によるものと考えられます。

- 追加のプロセッサー・コア
- 大きな L2 キャッシュ
- 高速なメモリー
- Intel® Xeon® スケーラブル・プロセッサーで利用可能なメモリーチャンネル数の増加による高メモリー帯域幅

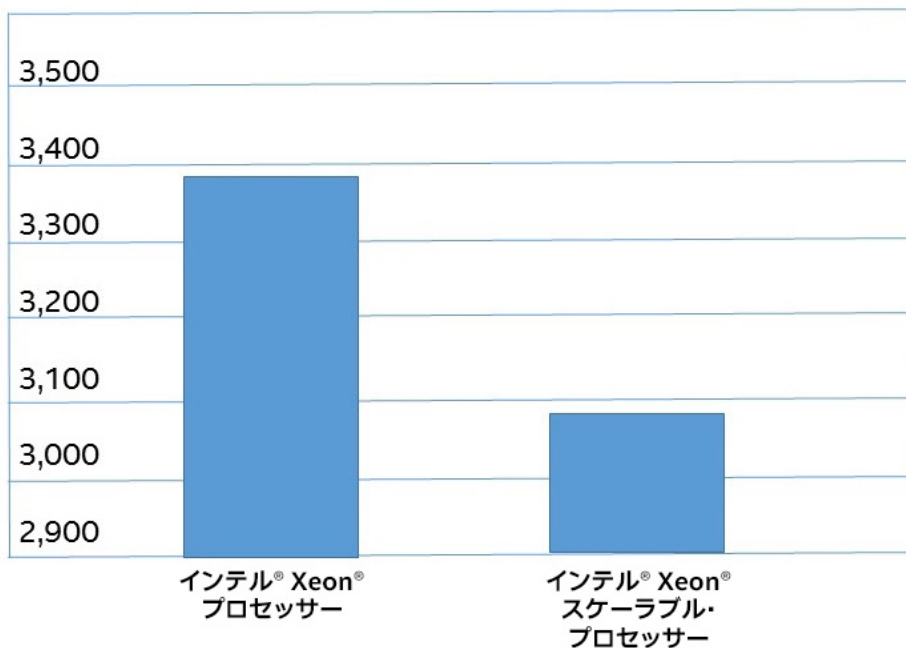
表 1. 評価に使用したプロセッサー

機能	Intel® Xeon® プロセッサー	Intel® Xeon® スケーラブル・プロセッサー
プロセッサー	Intel® Xeon® プロセッサー E5-2697 v4	Intel® Xeon® Gold 6148 プロセッサー
ソケットごとのコア数	18	20
周波数	2.30GHz	2.40GHz
キャッシュ (L2/L3)	256KB/45MB	1MB/27MB
メモリーサイズ	128GB	192GB
メモリー速度	2,400MHz	2,666MHz
メモリーチャンネル	4	6

図 6 は、それぞれのプロセッサーの MPP 値です。予想どおり、Intel® Xeon® スケーラブル・プロセッサーのほうが、Intel® Xeon® プロセッサーよりも MPP 値が低く、計算パフォーマンスに優れていることは明らかです。ここで注目すべきことは、Intel® Xeon® スケーラブル・プロセッサーのほうがコア密度が高く、ノード内並列パフォーマンスを向上して、指定されたプロセッサー・コア数に対してコンパクトな並列クラスターを実現できるということです。



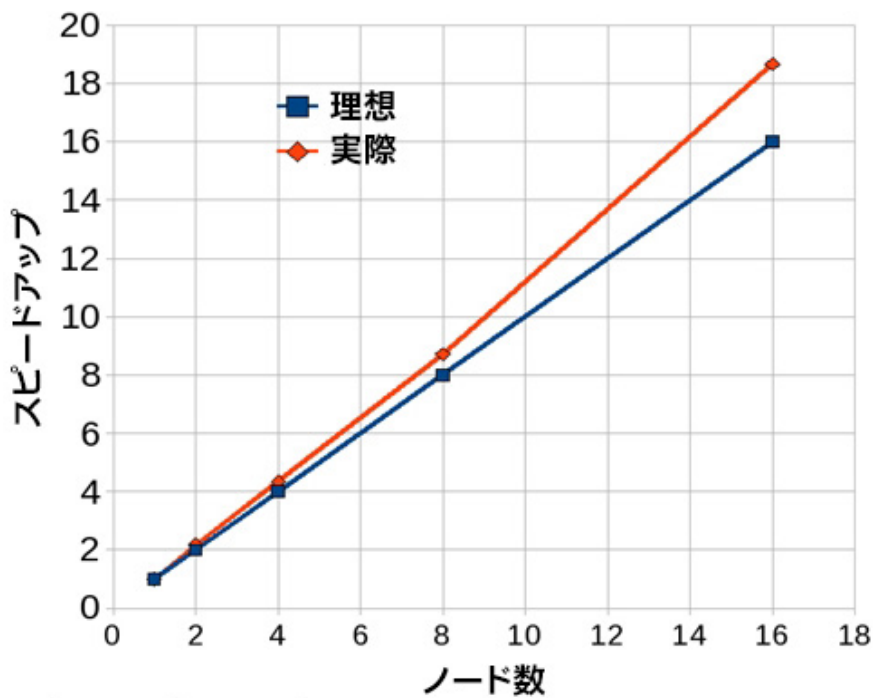
5 Intel Xeon Processor and Intel Xeon Scalable Processor Performance Comparison



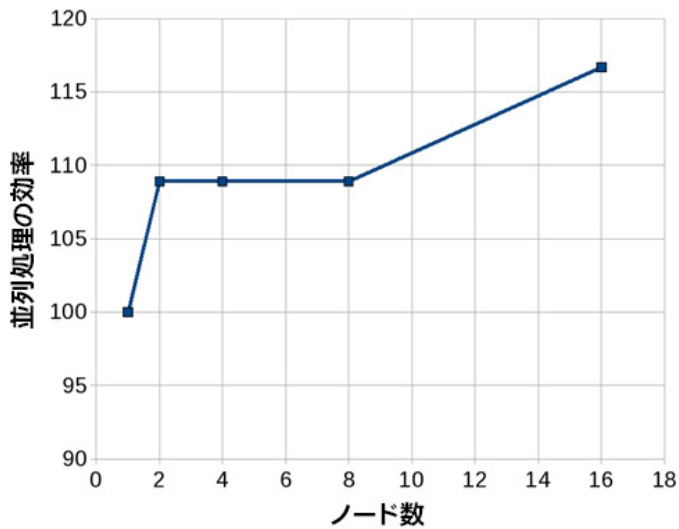
6 Intel Xeon Scalable Processor and Intel Xeon Processor MPP Value Comparison

図 7 は、HiFUN ソルバーの理想的なスピードアップと実際のスピードアップを比較したグラフです。ノード数の増加に伴い、実際のスピードアップは理想的なスピードアップよりも高くなることが分かります。並列処理の効率が 2 つ以上のノードで超線形性を示す図 8 でも同様に確認できます。これは、スケーラビリティの評価中、問題が多数の部分に分割され、プロセッサ・コアごとのメモリー要件が軽減されることで、キャッシュ効率が向上するためです。しかし、一般にキャッシュ効率の向上は、問題が多数の部分に分割されることによる、プロセッサ・コア全体のデータ転送の増加に関連したオーバーヘッドによって相殺されます。

ここでは、優れたノード間インターコネクトと最適化された **インテル® MPI ライブラリー** により、HiFUN ソルバーのキャッシュ効率を向上し、超線形パフォーマンスを達成しています。



7 マルチノードのインテル® プロセッサ・ベースのクラスターにおける HiFUN のスピードアップ



8 マルチノードのインテル® プロセッサ・ベースのクラスターにおける HiFUN の並列処理の効率

HPC プラットフォームの性能を最大化

ここでは、最新世代のインテル® Xeon® スケーラブル・プロセッサが、大きなキャッシュ、CPU あたりのコア密度の増加、高速なメモリー、メモリーチャンネル数の増加による高メモリー帯域幅によって、HiFUN ソルバーのシングルノード・パフォーマンスを向上できることを示しました。コア密度が高くなると、ノード内の並列処理パフォーマンスが向上し、想定されたプロセッサ・コア数でよりコンパクトなクラスターを構築できます。インテル® Xeon® スケーラブル・プロセッサ・ベースの HPC プラットフォームにおける HiFUN ソルバーの超線形パフォーマンスは、優れたノード間インターコネクトと最適化されたインテル® MPI ライブラリーにより達成できます。

参考資料

1. N. Balakrishnan, "Parallel performance of the HiFUN solver on CRAY XC40," Technical Note No. CAAd TN 2015:03, November 2015.
2. Manke J. W., "Parallel Computing in Aerospace," guest editorial, Parallel Computing, Volume 27, 2001, pp. 329-336.
3. George Karypis and Vipin Kumar, "A Software Package for Partitioning Unstructured Graphs, Partitioning Meshes and Computing Fill-Reducing Ordering of Sparse Matrices," Version 4.0, University of Minnesota, Department of Computer Science/Army HPC Research Center, Minneapolis, MN-55455, 1998.

インテル® MPI ライブラリー

柔軟で、効率良い、スケラブルなクラスター・メッセージング

無料
ダウンロード